doi: 10.11857/j.issn.1674-5124.2018030010

一种 FPGA 的 SEU 效应测试方法研究

王志国， 孟令军， 张皓威， 张 敏
(中北大学仪器与电子学院, 山西 太原 030051)

摘 要: 为对 FPGA 在低空环境下受高能粒子辐射而产生的单粒子翻转 (SEU) 进行失效统计, 设计一种便携式实时 FPGA 的 SEU 效应测试系统。该系统采用 FPGA 作为主控模块, 以树莓派作为上位机, 通过长距离低压差分信号线远程连接到被测 FPGA 进行测试。上位机接收测试结果存储至 SD 卡, 并实时显示到车载显示器, 以供测试人员即时了解测试情况。经过在青藏高原实地测试, 获得大量的现场数据。对测试结果进行分析, 得到的大气中子剂量与 FPGA 的 SEU 事件概率之间的数值关系与预期一致。测试结果表明该便携式实时测试系统科学有效, 可为低空飞行器的 FPGA 选型提供一定参考。

关键词: FPGA; 低空环境; 单粒子翻转; 树莓派; 低压差分信号
中图分类号： V11 **文献标志码:** A **文章编号:** 1674–5124(2019)01–0115–06

Study on a test method of FPGA SEU effect

WANG Zhiguo, MENG Lingjun, ZHANG Haowei, ZHANG Min
(School of Instrument and Electronics, North University of China, Taiyuan 030051, China)

Abstract: In order to perform the failure statistics of single event upset (SEU) on FPGA generated by high-energy particles radiation in a low altitude space, thus a portable and real-time FPGA SEU effect test system was designed. This system (which uses FPGA as the main control module, and Raspberry Pi as the upper computer) for testing remotely connects to the tested FPGA through a long-distance low voltage differential signal line. The test result was received by upper computer and then stored in the SD card, then displayed on vehicle screen so that the tester can know it in real time. After testing in the Qinghai-Tibet Plateau, a lot of field data was obtained. The relation between atmospheric neutron dose and the statistics of FPGA SEU events is consistent with the expectation after analyzing the test results. The test result shows that portable real-time FPGA SEU test system is scientific and effective, which provides some reference for FPGA selection of low altitude aircraft.

Keywords: FPGA; low altitude; single event upset; Raspberry Pi; LVDS

收稿日期: 2018-03-04; **收到修改稿日期:** 2018-04-02
基金项目: 航空科学基金项目（20128067003）
作者简介: 王志国（1991-）, 男, 安徽亳州市人, 硕士研究生, 专业方向为动态测试技术。

0 引 言

由于 FPGA 具有容量大、速度快、稳定性好、并行数据处理能力强以及开发成本低周期短的特点，被广泛应用于航空宇航领域的控制与信号处理[1]。目前绝大多数 FPGA 属于 SRAM 型逻辑块阵列，是一种易失性存储器件[2]，尤其是集成电路工艺达到了微米、纳米级别，FPGA 的内核电压降低、门数剧增[3]，单粒子翻转 (single event upset, SEU)、单粒子功能中断 (single event function interrupt, SEFI) 和单粒子瞬态脉冲 (single event transient, SET) 等一系列单粒子效应发生的可能性大大增加[4]。其中，SEU 是最常见的 FPGA 单粒子故障，当空间各类粒子 (如质子、中子、α 粒子等) 对 FPGA 产生辐射，很容易发生 SEU，从而使 FPGA 功能紊乱甚至失效，对飞行器造成不可预估的影响和损害[5]。因此，国内外许多研究机构对 FPGA 的 SEU 效应进行了研究。

现在，对于 FPGA 的 SEU 效应的测试方法主要有分析模型法、故障注入法以及现场错误数据分析法[6]。分析模型法主要针对小型电路系统，且其计算复杂，耗费人力；故障注入法是人为引入故障测试 FPGA，但仍然与真实环境有差别；现场错误数据分析法目前主要是针对航天领域的 FPGA 测试，我国的航天某研究所与高校都曾做过实验，将测试设备带入太空，可以获得真实有效的数据。

本测试系统采用的是现场错误数据分析法，主要对低空飞行器机载 FPGA 进行 SEU 测试。与航天部门的实验相比，本测试系统具有成本低、测试周期短、灵活性强、算法复杂度小的特点。本文选择我国青藏高原地区进行地面测试，青藏高原海拔在 3 000~5 000 m(测试点及其海拔高度分布如表 1 所示)，大气稀薄，空间辐射大，可以很好地模拟低空环境。

表 1 测试地点经纬度及海拔

地点	经度	纬度	海拔/m
西宁	东经 101°77′	北纬 36°62′	2 261
青海湖	东经 100°30′	北纬 36°34′	3 196
格尔木	东经 94°89′	北纬 36°42′	2 780
拉萨	东经 91°06′	北纬 29°36′	3 650
羊卓雍错	东经 90°06′	北纬 29°00′	4 450
纳木错	东经 90°29′	北纬 30°33′	4 760

1 系统组成与测试原理

1.1 系统组成

该测试系统主要包括：树莓派(Raspberry Pi)上位机与测试台模块，FPGA 主控模块，被测 FPGA 模块，中子探测仪以及 GPS 模块。系统整体组成如图 1 所示。

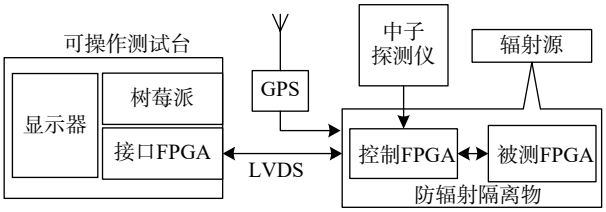

图 1 SEU 测试系统组成图

树莓派上位机采用 Python 语言编程[7]，用于实时存储与显示单粒子翻转现象的测试结果；FPGA 主控模块作为被测 FPGA 的信号源，完成测试数据回读，与原数据对比得出结果并经过 LVDS 线[8]上传到上位机；中子探测仪实时获取测试点大气中中子剂量，将中子检测结果传输到主控 FPGA，由主控 FPGA 编帧发送到上位机存储，以此作为判断大气粒子实时剂量的参考值；GPS 模块实时获取测试点的经纬度信息、年月日时分秒信息，同时为系统提供秒脉冲(PPS)信号，将其作为数据采集存储基准触发时钟。

1.2 测试原理

1.2.1 SEU 效应原理

本文设计的测试系统，主要测试 SRAM 型 FPGA 的单粒子翻转效应。SRAM 型 FPGA 编程功能是依靠无数个 SRAM 存储单元存放的数值 (“0”或“1”)[9]，本文测试的两款 FPGA 分别为 Cyclone II 代 (EP2C8T114I8) 和CycloneIII 代产品(EP3C5E144C7)，均为 SRAM 型 FPGA。前者存储单元数为 16 万余个，后者总的存储单元数为 42 万余个。这两个型号的 FPGA 均为实验室常用型号，属于中低集成度的常用芯片。图 2 是典型的 6T (6 管) SRAM 存储单元结构示意图。

M_1 与 M_2 组成一个 CMOS 反相器 a，其中 M_1 的 G 端 (栅极) 与 M_2 的 G 端连结为输入 (in，与图中的“Q”相连)，M_1 的 S 端 (源极) 接 GND，M_2 的 S 端接 Vcc，M_1 的 D 端 (漏极) 与 M_2 的 D 端连结作为输出 (out，与图中的“Q 非”相连)。M_3 与 M_4 组成一个 CMOS 反相器 b，由 CMOS 反相器 a、b 交叉

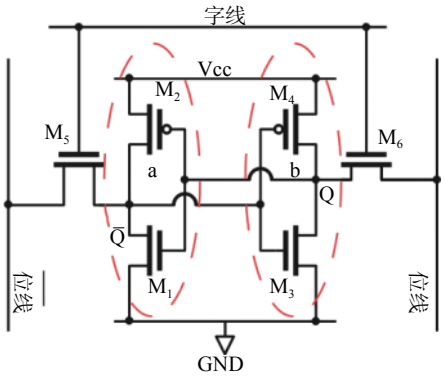

图 2　6T-SRAM 储存单元结构示意图

耦合组成锁存器[10]。根据 CMOS 管的通断可以判断 SRAM 的输出值, 具体对应关系如表 2 所示。

表 2　M_1、M_2、M_3、M_4 的通断对应的 Q 值[1)]

编号	类型	通断	Q
M_1、M_3	NMOS	通	1
		断	0
M_2、M_4	PMOS	断	1
		通	0

注: 1)M_1 和 M_3、M_2 和 M_4 同一时刻只有一组导通。

根据图 2 可知, 当 M_1 与 M_4 导通, M_2 与 M_3 关断时, SRAM 存储单元内容为“1”(即 Q 为“1”)。此时 M_3 的 D 端电势为 V_{CC}, 所以 M_3 的漏极 PN 结处于反偏状态。当空间环境中具有一定能量的重粒子射入 M_3 的漏极 PN 结附近时 (图 3 中被圈起的部分), 在该高能粒子入射轨迹周围的 P 型衬底被电离化形成耗尽层[11], 由此产生从 M_4 的 S 端到 M_3 的 D 端形成一个瞬间脉冲电流 I_P。在 M_4 的内部存在导通电阻 R, 在瞬间脉冲电流 I_P 的作用下, M_4 的 S 端到 D 端之间形成一个压降 Ue, 其计算公式为

$$Ue = I_P \times R \tag{1}$$

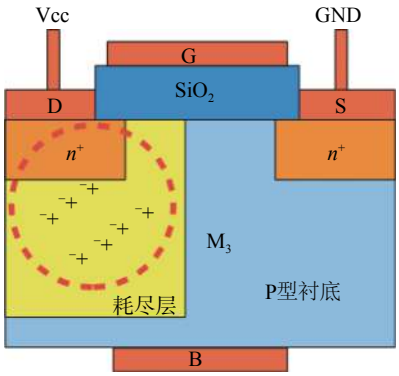

图 3　高能粒子对 NMOS 的影响示意图

则, M_3 的 D 端电势降低为

$$U_D = V_{cc} - Ue \tag{2}$$

当 U_D 降低时, 意味着 M_1 与 M_2 的 G 端电势 U_G 也会降低。如果环境中高能粒子剂量较高, 不断入射到 FPGA 之中, I_P 不断增大就会使 U_G 降到比 M_1 关断而 M_2 导通的临界值 U_{SD} 还要小。一旦 M_1 关断而 M_2 导通, M_1 与 M_2 的 D 电势变为 V_{CC}, 即“Q 非”从“0”跳变为“1”, 由于 SRAM 的驱动能力大于其锁存能力, 因而“Q”从“1”跳变为“0”, 发生了逻辑翻转, 存储单元存储的内容从原来的“1”变为“0”[12], 即 SEU。

1.2.2　测试系统工作原理

主控 FPGA 发送测试数据地址给被测 FPGA, 同时计时器进行计时, 在规定时间内未收到被测 FPGA 返回的数据则发送错误标志给 Raspberry Pi; 否则将被测 FPGA 返回的数据与预定的数据进行比较, 如果相等则说明没有发生 SEU, 发送正确标志给 Raspberry Pi, 否则发送错误标志。主控 FPGA 每发送一个地址, 地址加 1, 从 RAM 中读取的数据地址也加 1, 在被测 FPGA 的 RAM 中的内存初始化文件中, 其每一个地址上的数据都不相同, 这样数据就可以不断变化并且逐个比较。测试信号流及方法如图 4 所示。

此外, 为了使被测 FPGA 的 RAM 覆盖率达到 90% 以上, 该系统根据被测 FPGA 不同逻辑存储容量设置不同数量 RAM。RAM 的数量根据被测 FPGA 的 BANK 数量来划分, 即 EP2 具有 4 个 BANK, 就分配 4 个 RAM, 从不同 BANK 的引脚中各挑选一对作为控制 FPGA 与被测 FPGA 的连接引脚, EP3 则为 8 对, 在控制 FPGA 主控程序中循环切换, 以此来保证被测 FPGA 的被测存储单元达到最大可能。

2　系统软件设计

2.1　主控 FPGA 逻辑设计

主控 FPGA 为本系统的核心模块, 其功能主要为接收测试台的控制指令, 编帧处理中子探测仪与 GPS 模块的数据, 接收对比被测 FPGA 的数据并编帧发送到树莓派上位机。每测试完成一个循环, 主控 FPGA 需要判断上位机是否下发停止测试指令。具体工作流程如图 5 所示。

2.2　上位机逻辑设计

本系统采用树莓派作为上位机, 其主要功能是接收测试结果, 记录测试次数, 显示测试结果, 将测

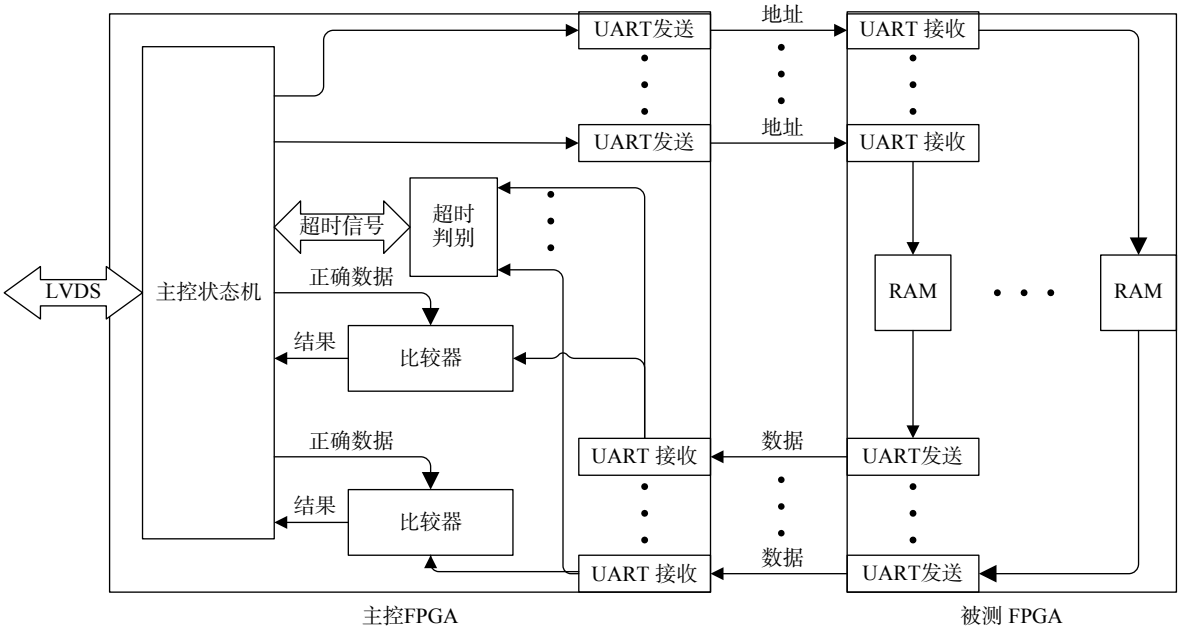

图 4　青藏高原 SEU 测试系统工作原理图

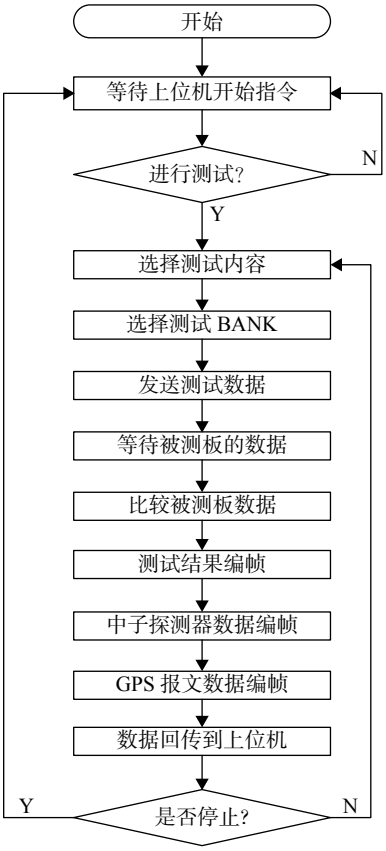

图 5　主控 FPGA 工作流程图

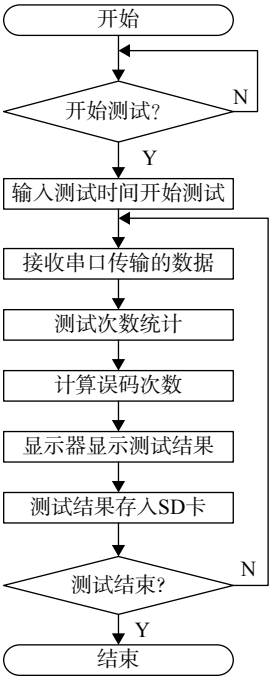

图 6　上位机工作流程图

试结果、GPS 报文信息和中子探测仪的数据存储到 SD 卡中。其工作流程如图 6 所示。

3　单粒子翻转测试结果及分析

在青藏高原测试时间共 8 d, 分 6 个测试点, 依次是西宁郊区、青海湖、格尔木市区、拉萨市区、羊卓雍错和纳木错。将保存在 SD 卡的测试结果数据读出并进行统计分析, 本文显示的结果是经过长时间测试提取的具有参考意义的部分, 时长均为 2 h (即横轴时间为 7 200 s); 中子辐射曲线是相对应的 2 h 的大气中子剂量, 单位微西弗每小时 (μSv/h); FPGA 误码分布曲线, 1 代表正常, 0 代表存在误码。

图 7、图 8 分别显示了在西宁郊区和纳木错实验采集的数据用 Matlab 处理的结果。根据 Matlab 处理结果, 对比两个地点的具体测试情况可知: 1)在

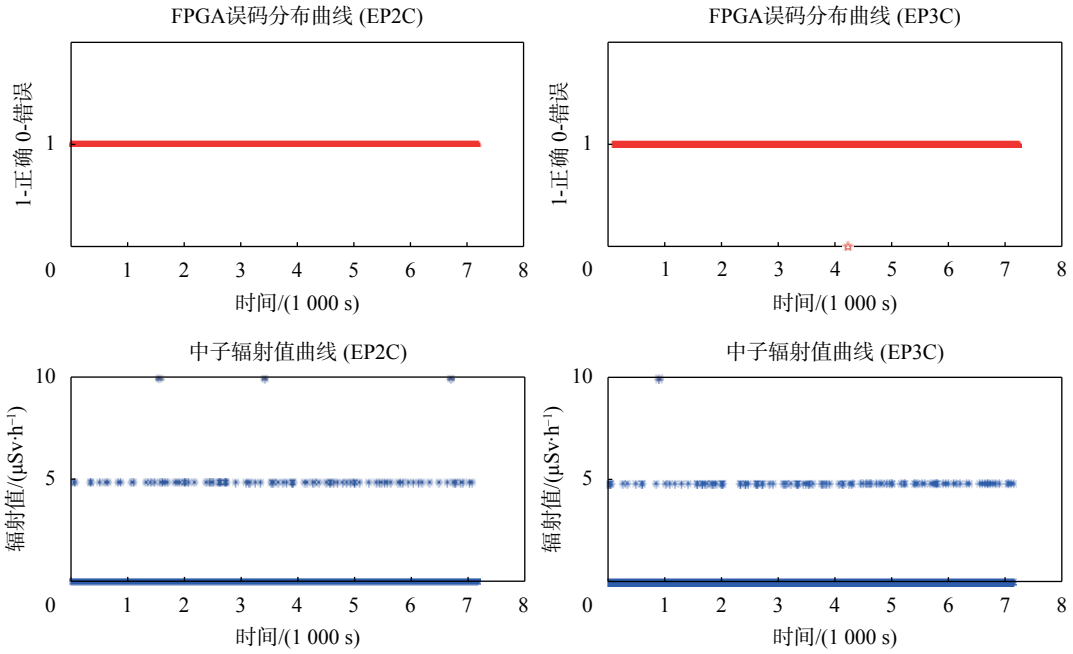

图 7　在西宁郊区测试数据误码与中子辐射分布图

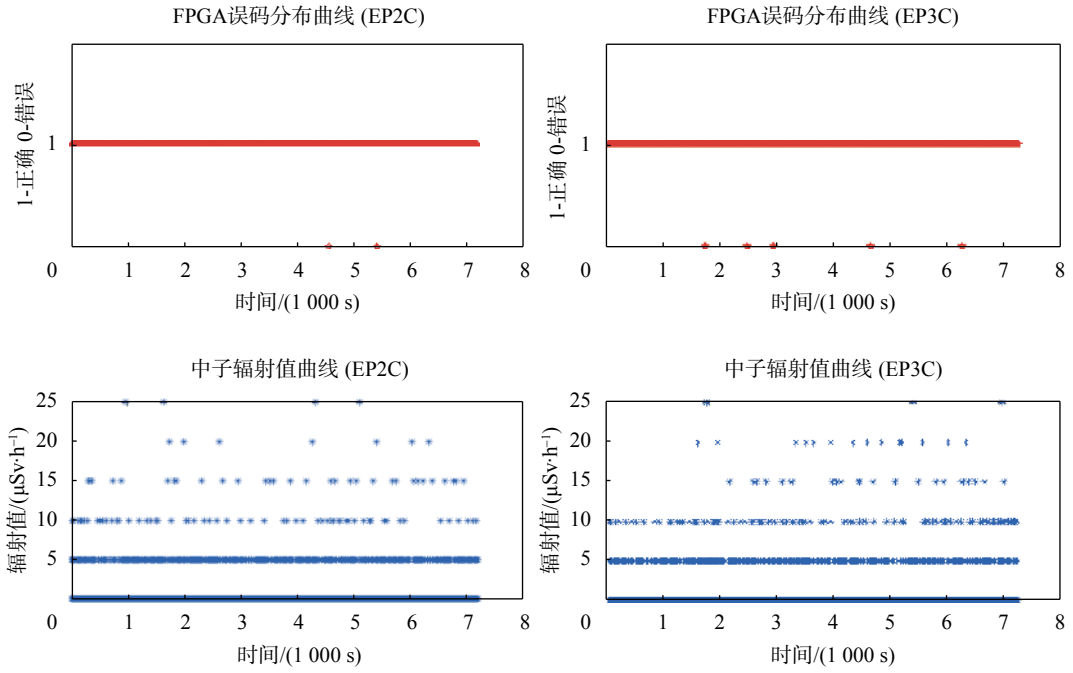

图 8　在纳木错测试数据误码与中子辐射分布图

海拔相对较低的地点(西宁), 中子辐射剂量 0 μSv/h 和 5 μSv/h 比较多, SEU 事件次数基本为 0: Cyclone II 代 FPGA 芯片 SEU 次数为 0, Cyclone III 代 FPGA 芯片大致在第 4 200 s 的时候翻转了 1 次; 2)在海拔相对较高的地点(纳木错), 中子辐射剂量 5, 10, 15 μSv/h 较多, 且最大值达到了 25 μSv/h, SEU 事件次数也有所增多: Cyclone II 代 FPGA 芯片大致在第 4 600 s 和 5 300 s 翻转了 2 次, Cyclone III 代 FPGA 芯片在第 1 500 s 和第 6 500 s 之间翻转了 5 次。

由上述分析可以简单得出, 中子辐射剂量和 FPGA 芯片的 SEU 事件与海拔高度有一定的关联性。表 3 是 6 个测试点的大气中子剂量最大值统计表, 表 4 是 6 个测试点的单粒子翻转次数统计表。

分析表 3 可知, 中子辐射的剂量值在随着海拔的升高而缓慢增大; 分析表 4 可知, 随着海拔的升

表 3 6 个测试点大气中子剂量最大值统计表

测试点	EP2		EP3	
	最大值/(μSv·h^{-1})	次数	最大值/(μSv·h^{-1})	次数
西宁郊区	10	3	10	1
青海湖	10	5	10	6
格尔木市区	15	1	15	1
拉萨市区	15	5	20	1
羊卓雍错	20	3	20	1
纳木错	25	4	25	3

表 4 6 个测试点 SEU 统计表

测试点	EP2	EP3
西宁郊区	0	1
青海湖	0	1
格尔木市区	1	2
拉萨市区	1	2
羊卓雍错	3	5
纳木错	2	5

高，不论是 Cyclone II 代 FPGA 芯片还是 Cyclone III 代 FPGA 芯片，SEU 发生的概率都在不断增大。综合以上两点可得，空气中子剂量的增多会使 FPGA 芯片发生 SEU 事件的概率增大。

将表 3 与表 4 统计分析与表 1 所示的测试地点地理信息分布结合分析，可以看出单粒子翻转现象与海拔高度有一定的线性关系：随着海拔的升高、以及越接近珠峰方向，大气中子剂量值也就越高，FPGA 发生 SEU 的概率也就越大，该结论与预期一致。

4 结束语

本文通过树莓派与 FPGA 结合使用，同时存储与显示 FPGA 的 SEU 效应测试结果，可以实时得知被测 FPGA 的失效情况。该测试系统在青藏高原的 6 个地点进行实地测试，获得了大量低空 (海拔 3 000~5 000 m) 环境下 FPGA 的 SEU 效应数据，验证了在低空环境下，FPGA 发生单粒子效应的可能性。该测试系统体积小、质量轻、便于携带，且测试结果具有实时性，能及时反馈给实验人员，极大地简化了 FPGA 的 SEU 效应测试流程。

现阶段的 FPGA 选型评价，需要从产品的需求方面分析，如逻辑复杂度、FPGA 发生 SEU 概率等方面综合考虑。对于一般的地面设备，逻辑复杂度低的，且属于低海拔地区，则基本不需要考虑 FPGA 的 SEU 效应，选择逻辑门较少的 FPGA 即可实现功能；对于逻辑复杂度要求较高的，海拔较高，单粒子辐射较强的区域，则需要考虑使用逻辑门较多的 FPGA，且必要时需要进行单粒子防护与加固。本系统可以为包括民用飞机、战斗机等在内的低空飞行器上 FPGA 的选型提供一种测试方式。

参考文献

[1] 冯颖, 刘忠健. 单粒子效应对飞行器的影响分析及防护技术[J]. 强度与环境, 2011, 38(1): 26-30.

[2] 郑晓云, 王绍举. SRAM 型 FPGA 单粒子翻转模拟系统研究[J]. 红外与激光工程, 2014, 43(S1): 164-168.

[3] 薛茜男, 张道阳, 李颖, 等. 航空高度 FPGA 单粒子翻转飞行实验及失效分析[J]. 强激光与粒子束, 2016, 28(12): 124102-1-124102-7.

[4] 侯建文, 张爱兵, 郑香脂, 等. FPGA 单粒子翻转事件在轨探测研究[J]. 宇航学报, 2014, 35(4): 454-458.

[5] JAHANIRAD H, MOHAMMADI K. Reliable Iimplementation on SRAM-based FPGA using evolutionary methods[J]. Iete Journal of Research, 2013, 59(5): 597-603.

[6] 郑晓云, 王绍举. SRAM 型 FPGA 单粒子翻转模拟系统研究[J]. 红外与激光工程, 2014, 43(S1): 164-168.

[7] 唐俊, 蒋健, 谢申喜. 基于树莓派的能耗数据采集网卡设计[J]. 测控技术, 2017, 36(3): 98-106.

[8] 胡晓峰, 王红亮, 彭晴晴. 可扩展级联式机载数据采集系统设计[J]. 中国测试, 2017, 43(6): 83-87.

[9] 丁朋程. 基于 SRAM 型 FPGA 的抗单粒子效应容错技术的研究[D]. 兰州: 西北师范大学, 2013.

[10] 孙洪波, 韩学涛, 王玉涛, 等. SRAM 型 FPGA 单粒子翻转防护工程实现[J]. 电子科学技术, 2015, 2(2): 144-149.

[11] CIANI L, CATELANI M. A fault tolerant architecture to avoid the effects of Single Event Upset (SEU) in avionics applications[J]. Measurement, 2014, 54(6): 256-263.

[12] 马寅, 安军社, 王连国, 等. 基于 Scrubbing 的空间 SRAM 型 FPGA 抗单粒子翻转系统设计[J]. 空间科学学报, 2012, 32(2): 270-276.

(编辑:莫婕)